

Customer No. 31561 Application No.: 10/709,588

Docket No.10790-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant

: Chen et al.

Application No.

: 10/709,588

Filed

: May 17, 2004

For

: FLIP CHIP PACKAGE AND MANUFACTURING

METHOD THEREOF

Examiner

: N/A

Art Unit

: 2811

ASSISTANT COMISSIONER FOR PATENTS

Arlington, VA22202

Dear Sir:

Transmitted herewith is a certified copy of Taiwan Application No.: 92113290, filed on: 2003/5/16.

A return prepaid postcard is also included herewith.

Respectfully Submitted,

JIANQ CHYUN Intellectual Property Office

Dated: August 9,2004

Registration No.: 46,863

Please send future correspondence to:

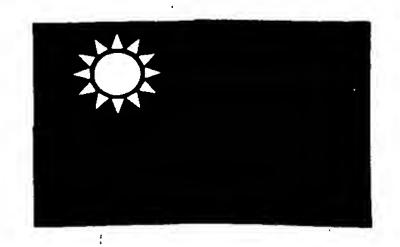
7F.-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw



回回回回回到,163区

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

兹證明所附文件,係本局存檔中原申請案的副本,正確無訛,

其申請資料如下

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申 請 日: 西元 2003 年 05 月 16 日

Application Date

申 請 案 號: 092113290

Application No.

申 請 人: 日月光半導體製造股份有限公司

Applicant(s)

인미 인미 인미 인민 인민

BEST AVAILABLE COPY

局長

Director General

慈续生

CERTIFIED COPY OF PRIORITY DOCUMENT

發文日期: 西元 2004 年 6 月 18

Issue Date

發文字號: Serial No.

09320550390

写包写包写包写包写包写包写包写包写包写包写

申請日期:	IPC分類
申請案號:	

(以上各欄)	由本局填言	發明專利說明書
	中文	覆晶封裝方法及其結構
發明名稱	英 文	FLIP CHIP PACKAGE
	姓 名 (中文)	1. 陳裕文 2. 鍾智明
-,	(英文)	1.Yu-Wen Chen 2.Chih-Ming Chung
發明人	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
(共3人)	住居所 (中 文)	1. 高雄市河堤路582-1號9樓 2. 高雄縣大社鄉觀音村金龍路355號
	任店門	1.9Fl., No. 582-1, Heti Rd., Sanmin Chiu, Kaohsiung, Taiwan 807, R.O.C. 2.No.355, Chin-Lung Rd., Kuan-Yin Tsuen, Ta-She Hsiang, Kaohsiung
		1. 日月光半導體製造股份有限公司
	名稱或 姓 名 (英文)	1. Advanced Semiconductor Engineering, Inc.
゠		1. 中華民國 TW
申請人(共1人)	_	1 高雄市楠梓加工出口區經三路26號 (木地址與前向貴昌申請去相同)
	住居所 (營業所) (英 文)	1.26, Chin 3rd. Rd., 811, Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人(中文)	1. 張虔生
	代表人(英文)	1.Chien-Sheng Chang





申請日期:	IPC分類	,	,
申請案號:			

1 -77 711 273		
(以上各欄·	由本局填言	發明專利說明書
	中文	
發明名稱	英 文	
	姓 名 (中文)	3. 邱己豪
1,	(英文)	3.Chiu Chi-Hao
發明人	國 籍 (中英文)	3. 中華民國 TW
(共3人)	住居所 (中 文)	3. 屏東市大連路5巷18號
	住居所 (英 文)	3. No. 18, Lane 5, Dalian Rd., Pingdung City, Pingtung County, Taiwan 900, R.O.C.
	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
= ,	國 籍 (中英文)	
申請人 (共1人)	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人(英文)	

四、中文發明摘要 (發明名稱:覆晶封裝方法及其結構)

一種覆晶封裝方法及其結構,係由以下步驟製成。電性連接一晶片102至一基板110。貼附一散熱片130於晶片102之背面,此散熱片130具有至少一貫孔132,且貫孔132的位置係對應晶片102的周圍。進行一點膠製程,透過貫孔132,將一底膠160a填滿於晶片102與基板110之間,並延伸至散熱片130,以使底膠160a連接散熱片130及基板110。固化底膠160a,以藉由底膠160a固定散熱片130、基板110以及晶片102。

伍、(一)、本案代表圖為:第____6___ 圖

(二)、本案代表圖之元件代表符號簡單說明:

102: 晶片 104: 銲墊 106: 凸塊

110: 基板 130: 散熱片 132: 貫孔

155: 銲球 160a: 底膠

六、英文發明摘要 (發明名稱:FLIP CHIP PACKAGE)

A flip chip package is manufactured by following processes. A chip 102 is electrically connected with a substrate 110. A heat spreader 130 is adhered onto the backside of the chip 102, wherein at least a through hole 132 around the chip 102 is formed in the heat spreader 130. An underfill material 160a is spread between the chip 102 and the substrate 110 and is extended to the





*) .

四、中文發明摘要 (發明名稱:覆晶封裝方法及其結構)

六、英文發明摘要 (發明名稱: FLIP CHIP PACKAGE)

heat spreader 130, such that the underfill material 160a is connected with the heat spreader 130 and the substrate 110. The underfill material 160a is cured to fix the heat spreader 130, the substrate 110 and the chip 102.



一、本案已向			
國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先框
		無	
			₹
二、[]主張專利法第二十五	(格) 一 笆 — 陌 傅	- 朱 權 ·	
•	- 17 八 次 次 次 次 次 次	こノロイ圧・	
申請案號:		無	
日期:			
三、主張本案係符合專利法	等二十條第一項	□第一款但書	成□第二款但書規定之期間
日期:			
四、□有關微生物已寄存於	於國外:		
寄存國家:		無	
寄存機構: 寄存日期:)111	
可行口规· 寄存號碼:			
□有關微生物已寄存於	《國內(本局所指	定之寄存機構):	
寄存機構:			
寄存日期:		無	
寄存號碼:			
□熟習該項技術者易が	《獲得,不須寄存	0	
	···· <u>····</u>		

五、發明說明 (1)

發明所屬之技術領域

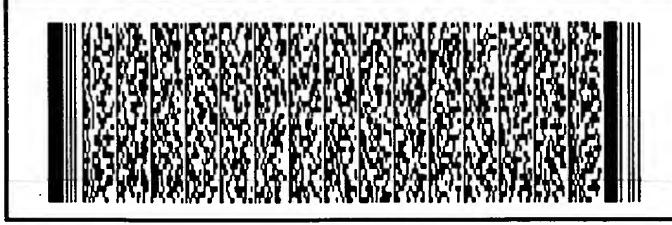
本發明是有關於一種具散熱片的覆晶封裝方法及其結構,且特別是有關於一種利用底膠連接基板與散熱片的覆晶封裝方法及其結構。

先前技術

覆晶接合技術(Flip Chip Interconnect Technology,簡稱FC)乃是利用面陣列(area array)的方式,將多個晶片墊(die pad)配置於晶片(die)之主動表面(active surface)上,並在晶片墊上形成凸塊(bump),接著將晶片翻覆(flip)之後,再利用這些凸塊來分別電性及機械性連接晶片之晶片墊至基板(substrate)上的接點(contact),使得晶片可經由凸塊而電性連接至基板,並經由基板之內部線路而電性連接至外界之電子裝置。

值得注意的是,由於覆晶接合技術(FC)係可適用於高腳數(High Pin Count)之晶片封裝結構,並同時具有縮小晶片封裝面積及縮短訊號傳輸路徑等諸多優點,所以覆晶接合技術目前已經廣泛地應用於晶片封裝領域,常見應用覆晶接合技術之晶片封裝結構例如有覆晶球格陣列型(Flip Chip Ball Grid Array,FC/BGA)之晶片封裝結構。由於晶片運作速度加快,散熱需求便相應增加。

為了提高散熱效果,一般會在覆晶球格陣列型晶片的背面貼附散熱片。在習知技術中,一般是在晶片翻覆後(主動表面朝下),利用一回焊(reflow)步驟,使位於主動





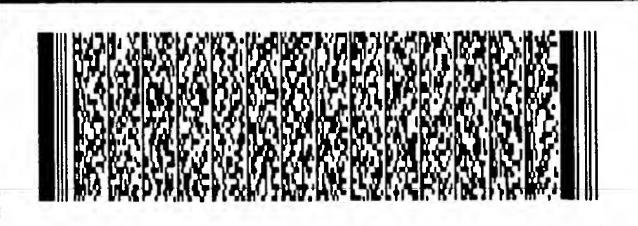
五、發明說明 (2)

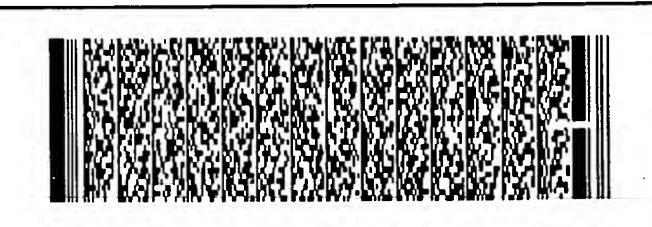
表面上凸塊受熱熔融而與基板上的接點相連接。由於基板與晶片之熱膨脹係數差異過大,故在溫度循環之作用下,會使晶片及凸塊承受過大之應力而損壞,也會造成整個封裝體嚴重翹曲變形,雖有底膠填充於晶片與基板間,以降發明內容

本發明的目的是提供一種覆晶封裝結構,可提昇封裝結構之可靠度。

上述點膠製程包括,利用一點膠針頭穿過貫孔,以供應底膠。

本發明更提出一種覆晶封裝結構,包括:一晶片、一基板、一散熱片以及一底膠層。其中晶片,具有一塊,具有多個凸塊,且於主動表面上具有多個凸塊,是晶片、主動表面連接至基板。對應晶片之主動表面與基板之間,的問圍。底膠層係填滿於晶片之主動表面與基板之間,連接散熱片及基板。





五、發明說明 (3)

上述貫孔係位於晶片之外圍且接近晶片。

上述散熱片具有一上表面以及一下表面,於下表面更包括至少一擋板,位於貫孔外側,用以阻擋底膠向外擴張,因而可維持底膠僅包圍於晶片附近。

上述之覆晶封裝結構中,其底膠包括環氧樹脂,較佳的是熱固性環氧樹脂,利用熱固性環氧樹脂之固化,可使底膠所形成之底膠層連接並固定散熱片及基板。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂,下文特舉一較佳實施例,並配合所附圖式,作詳細說明如下:

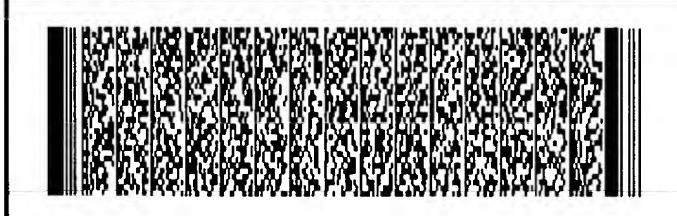
實施方式

[第一實施例]

請依序參考第1~6圖,其繪示依照本發明之第一實施例之一種覆晶封裝結構100裝設有散熱片的剖視流程圖。 本實施例係以覆晶球格陣列型封裝為一例示。

如第1圖所示,提供一基板110,基板110之一側具有多個連接墊(例如為凸塊墊,bump pad)112,另側還具有多個銲球墊114。

如第2圖所示,晶片102具有一主動表面102a及相對之一背面102b,且於主動表面102a上具有多個銲墊104,且每一銲墊104上分別具有一凸塊106。使晶片102之主動表面102a面向基板110,並利用一回焊(reflow)步驟,使位於主動表面102a上的凸塊106受熱熔融而與基板110上的凸塊墊 (bump pad)112相連接。





五、發明說明 (4)

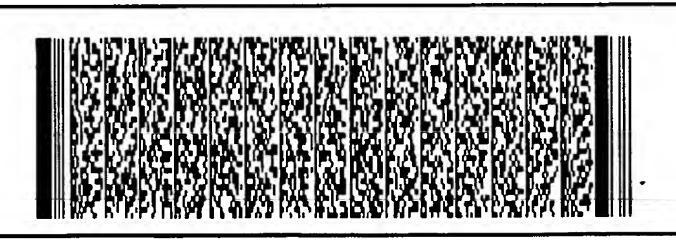
如第3圖所示,裝設固定環(stiffener ring)120於基6板110上,置於晶片102四周,並貼附一散熱片130於晶片102之背面102b。請同時參照第7圖,其繪示散熱片之平面圖,散熱片130具有至少一貫孔132(圖示係以4個為例),且貫孔132的位置係對應晶片102的問圍,位於晶片102之外圍且接近晶片102。第7圖中虛線區域150代表晶片102的放置區域。雖然,圖中的貫孔132係以矩形為一例示,然而,並不限定於此,只要是靠近晶片放置區域150的貫穿孔即可,且其數量亦無限制。

在此,為了強化散熱效果,更可在貼附該散熱片130之前,塗佈一導熱膠140於晶片102之背面102b。

如第4圖所示,進行一點膠製程,利用一點膠噴嘴170的針頭(needle)172穿過貫孔132,以供應底膠160a。藉此,以透過貫孔132,將一底膠160a填滿於晶片102之主動表面102a與基板110之間,其中底膠160a為毛細流動型底膠,利用其毛細流動之現象可使底膠延伸至散熱片130,即底膠之弧角(fillet)可延伸至散熱片,而得如第5圖之狀態,較佳者該散熱片130之熱膨脹係數以接近基板110者為佳,例如銅或鋁片。利用此種結構,可使強度較高之基板110及散熱片130作為貼面層(faces),而包覆晶片102之底膠106a作為核心層,以形成三明治樑(sandwich beam)結構。

之後,固化底膠160a,以藉由底膠160a固定散熱片130、基板110以及晶片102。此種結構,可使作為核心層





五、發明說明 (5)

之底膠106a承受大部分應力,以減少晶片接點(凸塊106) 所承受之應力。另外,由於位於底膠106兩側的基板110與 散熱片130之熱膨脹係數接近,故可減少結構翹曲變形, 並增加疲勞壽命及其可靠度。再者,當散熱片130上方受 力時,除固定環120提供部分抵抗力外,底膠106亦可提供 額外之抵抗力,以減少晶片102受力而破裂。

接著如第6圖,進行一植球步驟,將多個銲球155電性連接至銲球墊114上。因而,晶片102係藉由凸塊106,電性連接至基板110,並透過基板110內之線路,連接至基板110另側的銲球155。

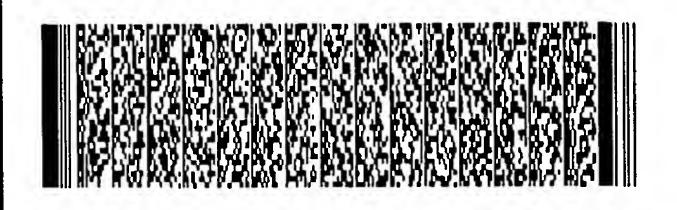
[第二實施例]

請參照第8圖,其繪示依照本發明之第二實施例之一種覆晶封裝結構剖視圖。在第二實施例之覆晶封裝結構 200中,其與第一實施例的(第6圖)不同處是在於增設了擋板134。其餘元件及結構皆與第一實施例同,於此不再贅述。

此擋板134係位於散熱片130之下表面,位於貫孔132之外側,用以阻擋底膠160a向外擴張,因而可維持底膠160a僅包圍於晶片102附近。在此,並不限定擋片134的形狀,其係突出於貫孔132的附近,舉例而言,可為板狀或是其他形狀。

[第三實施例]

請參照第9圖,其繪示依照本發明之第三實施例之一種覆晶封裝結構剖視圖。在第三實施例之覆晶封裝結構





五、發明說明 (6)

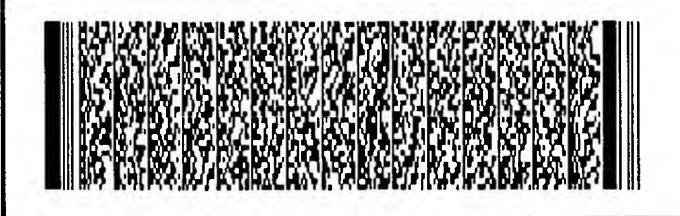
300中,其與第一實施例的不同處是在於其並無使用固定環120(見第6圖)。其餘元件及結構皆與第一實施例同,於此不再贅述。

依本發明之特徵,由於底膠160a係填滿於晶片102之主動表面102a與基板110之間的間隙,並延伸至散熱片130,以固化並連接基板110與散熱片130,藉此,本發明之覆晶封裝結構300可減少翹曲變形量。而且,藉由此一透過貫孔132填入的底膠160a之強化效果,因而可省略掉固定環120(見第6圖)之使用。

在上述各實施例中,雖係以覆晶球格陣列型封裝為一例示,然而,本發明並不限定於此,只要是覆晶式封裝並具有散熱片結構者,本發明皆可適用。

又,在上述各實施例中,藉由散熱片的貫孔以及貼附散熱片之後的點膠製程,不僅可把晶片固定在基板上,又同時可把散片固定在晶片上,而且還可使散熱片和基板相連接,並藉由其後的固化步驟,固定散熱片與基板。此為本發明所達成之簡化製程的功效。

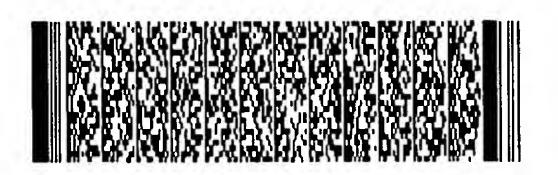
又,透過貫孔填入底膠,並配合固化步驟,以使底膠固定散熱片及基板,因而可達強化封裝結構之功效。況 且,本發明使基板及散熱片為熱膨脹係數相近的材料,以形成三明治樑結構,因而可使核心層之底膠承受大部分應力,以減緩晶片接點(凸塊)所承受之應力。藉此,本發明之覆晶封裝結構可減少翹曲變形量,因而可提高封裝結構可靠度。





五、發明說明 (7)

雖然本發明已以較佳實施例揭露如上,然其並非用以限定本發明,任何熟習此技藝者,在不脫離本發明之精神和範圍內,當可作些許之更動與潤飾,因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

[圖式簡單說明]

第1圖~第6圖繪示依照本發明之第一實施例之一種覆晶結構裝設散熱片的剖視流程圖;

第7圖繪示本發明之散熱片之第一實施例的平面圖;

第8圖繪示依照本發明之第二實施例之一種覆晶結構對裝剖視圖;

第9圖繪示依照本發明之第三實施例之一種覆晶結構對裝剖視圖。

[圖式標示說明]

100、200、300: 覆晶封裝結構

102: 晶片

102a:主動表面

102b: 背面

104: 銲墊

106: 凸塊

110 : 基板

112: 連接墊(凸塊墊)

114: 銲球墊

120: 固定環

130: 散熱片

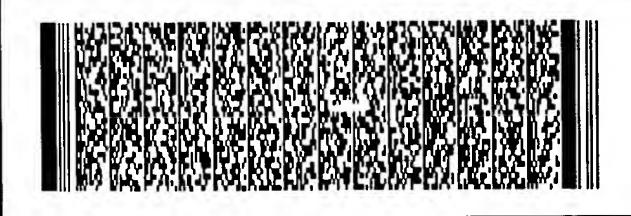
132: 貫孔

140: 導熱膠

150: 晶片放置區域

155: 銲球

10790twf.ptd

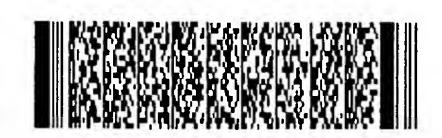


圖式簡單說明

160a: 底膠

170: 點膠噴嘴

172 : 針頭



六、申請專利範圍

1. 一種覆晶封裝方法,包括:

提供一基板;

電性連接一晶片至該基板,其中該晶片具有一主動表面及相對之一背面,且於該主動表面上具有複數個凸塊,該晶片係藉由該些凸塊連接至該基板;

貼附一散熱片於該晶片之該背面,該散熱片具有至少一貫孔,該貫孔的位置係對應該晶片的周圍;

進行一點膠製程,透過該貫孔,將一底膠填滿於該晶片之該主動表面與該基板之間,並延伸至該散熱片,以使該底膠連接該散熱片及該基板;以及

固化該底膠,以藉由該底膠固定該散熱片、該基板以及該晶片。

- 2. 如申請專利範圍第1項所述之覆晶封裝方法,其中該點膠製程包括,利用一點膠針頭穿過該貫孔,以供應該底膠。
- 3. 如申請專利範圍第1項所述之覆晶封裝方法,其中該貫孔係位於該晶片之外圍且接近該晶片。
- 4. 如申請專利範圍第1項所述之覆晶封裝方法,其中該散熱片的熱膨脹係數係接近該基板之熱膨脹係數。
- 5. 如申請專利範圍第1項所述之覆晶封裝方法,其中該散熱片具有一上表面以及一下表面,於該下表面更包括至少一擋板,位於該貫孔外側。
- 6. 如申請專利範圍第1項所述之覆晶封裝方法,在貼附該散熱片之前,更包括塗佈一導熱膠於該晶片之該背





六、申請專利範圍

面。

- 7. 如申請專利範圍第1項所述之覆晶封裝方法,其中該底膠包括環氧樹脂。
- 8. 如申請專利範圍第7項所述之覆晶封裝方法,其中該環氧樹脂為熱固性環氧樹脂。
 - 9. 一種覆晶封裝結構,包括:
- 一晶片,具有一主動表面及相對之一背面,且於該主動表面上具有複數個凸塊;
- 一基板,該晶片係藉由該些凸塊,使該晶片之該主動表面連接至該基板;
- 一散熱片,貼附於該晶片之該背面,該散熱片具有至少一貫孔,該貫孔的位置係對應該晶片的問圍;以及
- 一底膠層,填滿於該晶片之該主動表面與該基板之間,並連接該散熱片及該基板。
- 10. 如申請專利範圍第9項所述之覆晶封裝結構,其中該貫孔係位於該晶片之外圍且接近該晶片。
- 11. 如申請專利範圍第9項所述之覆晶封裝結構,其中該散熱片的熱膨脹係數係接近該基板之熱膨脹係數。
- 12. 如申請專利範圍第9項所述之覆晶封裝結構,其中該散熱片具有一上表面以及一下表面,於該下表面更包括至少一擋板,位於該貫孔外側。
- 13.如申請專利範圍第9項所述之覆晶封裝結構,更包括一導熱膠,介於該晶片之該背面與該散熱片之間。
 - 14. 如申請專利範圍第9項所述之覆晶封裝結構,其中

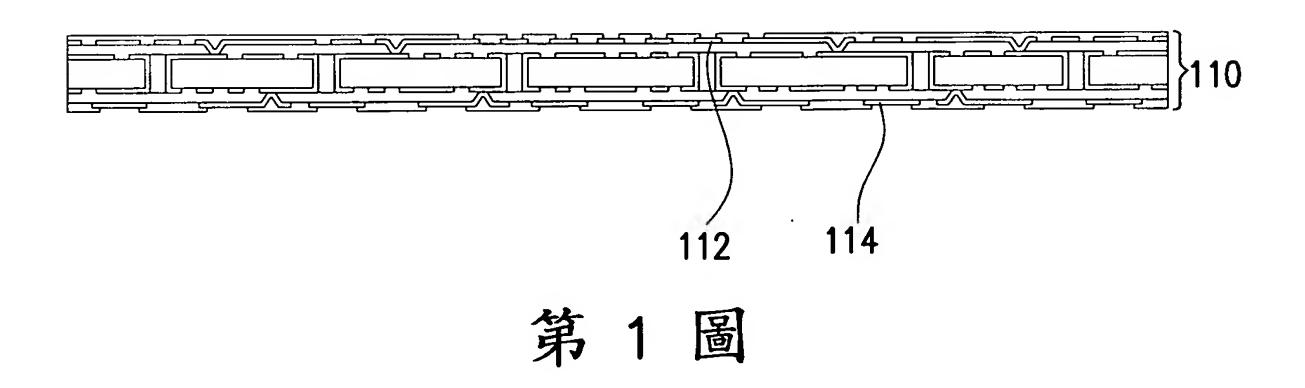


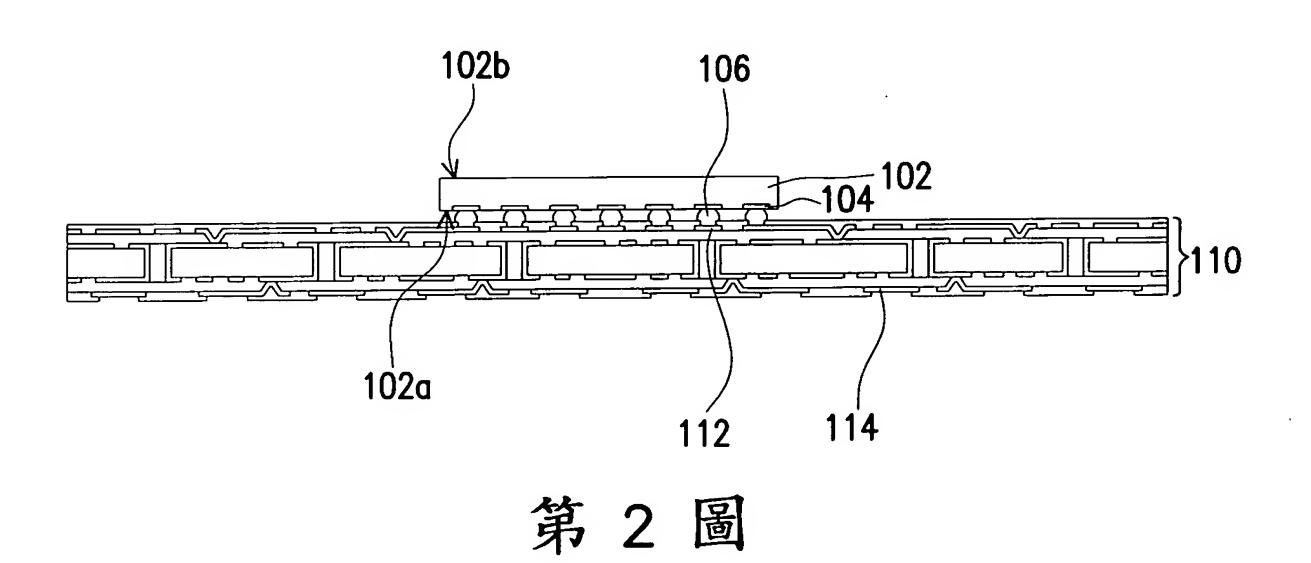
六、申請專利範圍

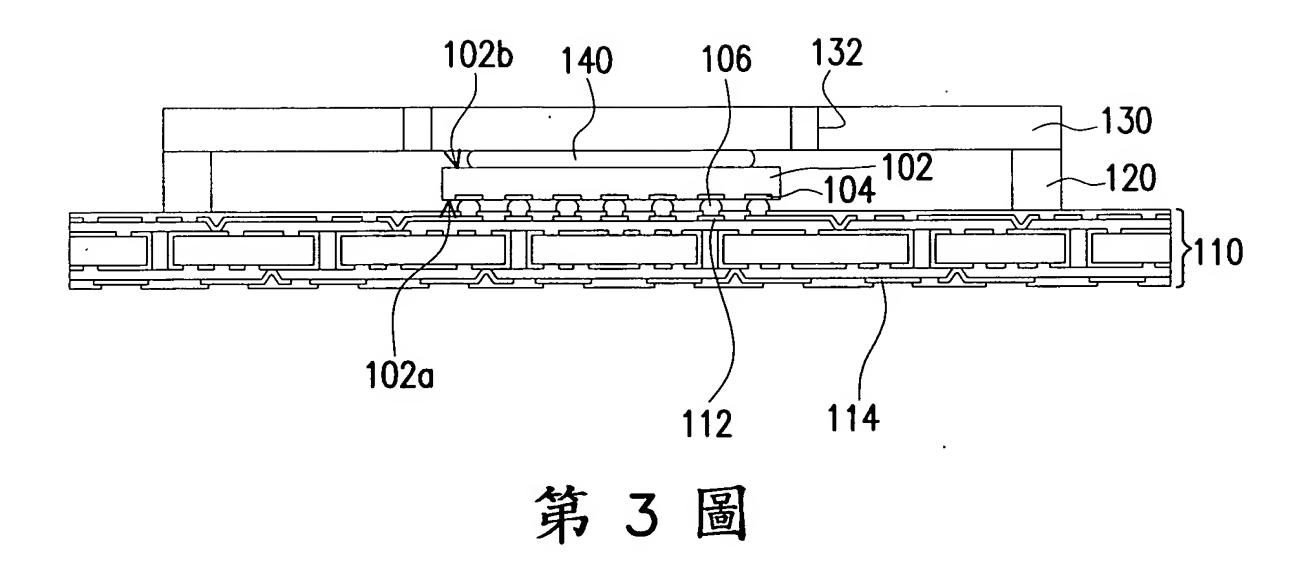
該底膠包括環氧樹脂。

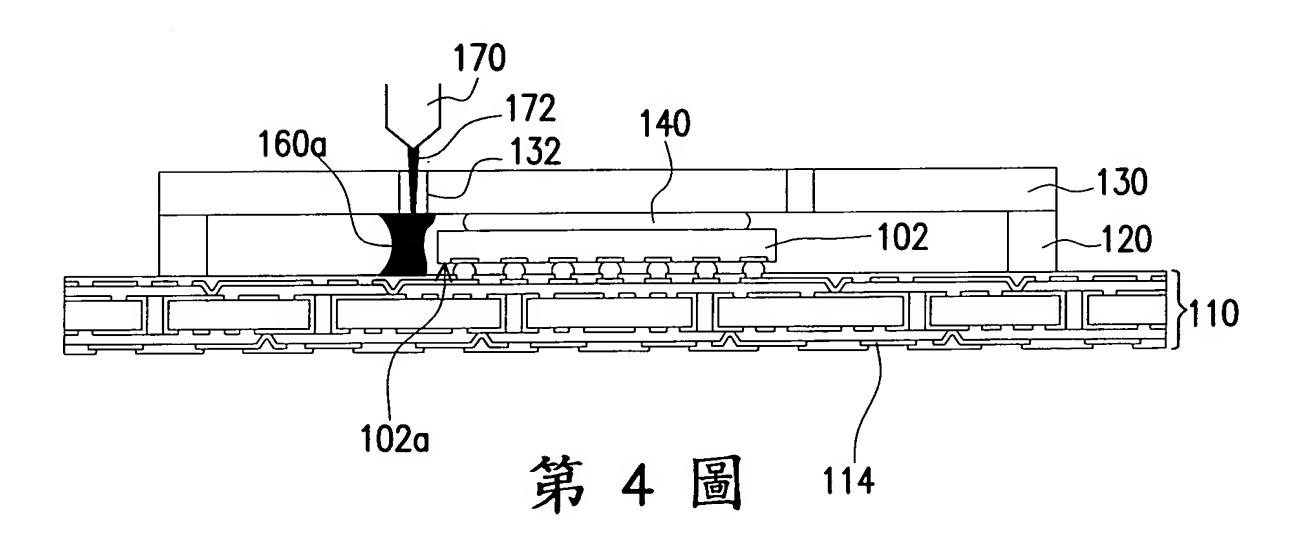
15. 如申請專利範圍第14項所述之覆晶封裝結構,其中該環氧樹脂為熱固性環氧樹脂。

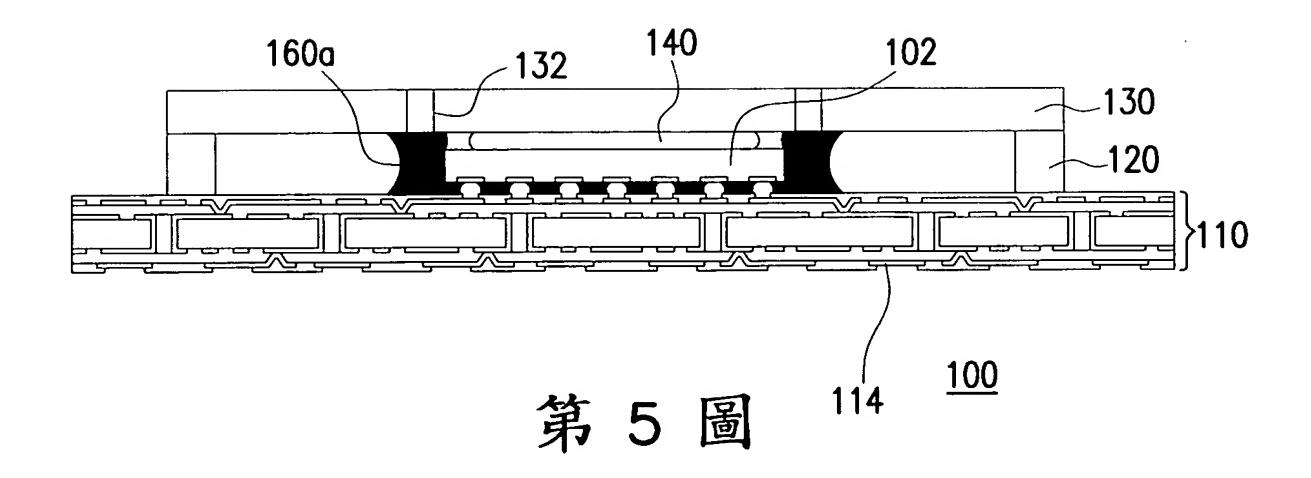


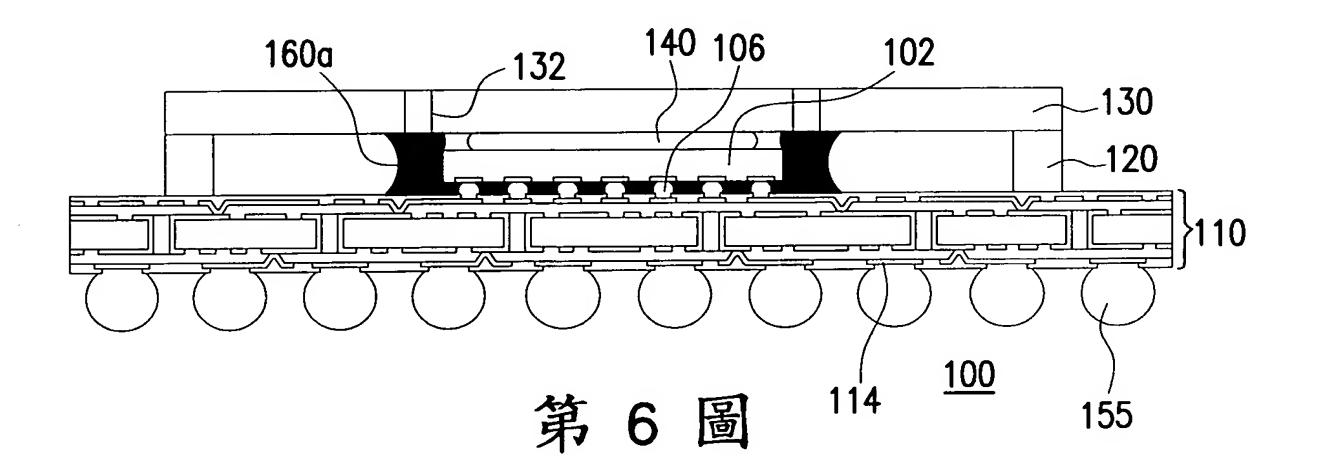


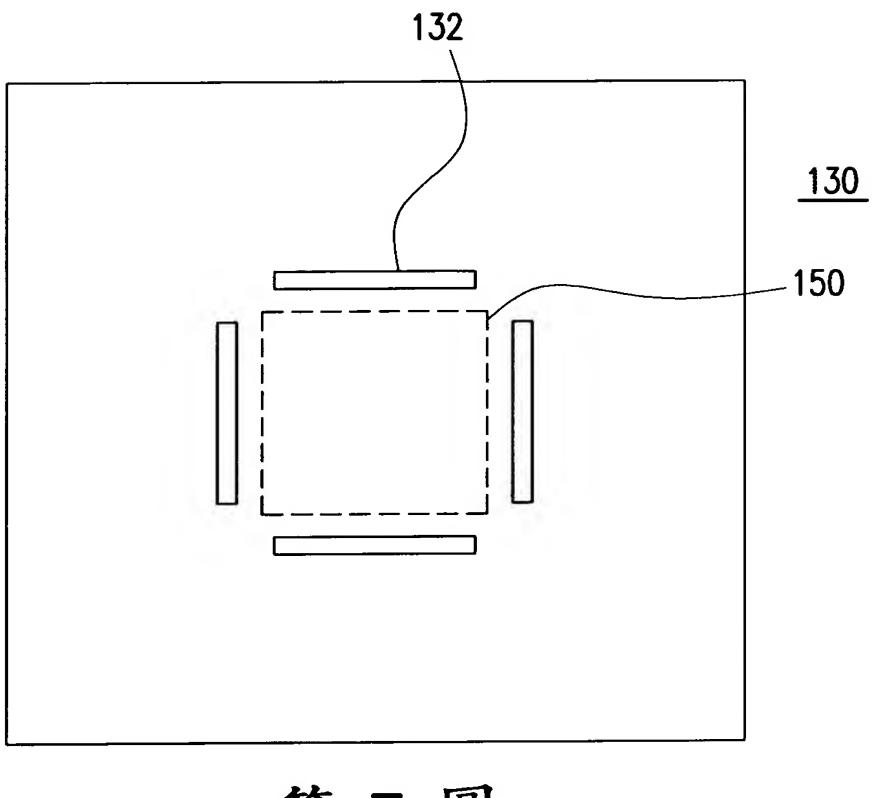




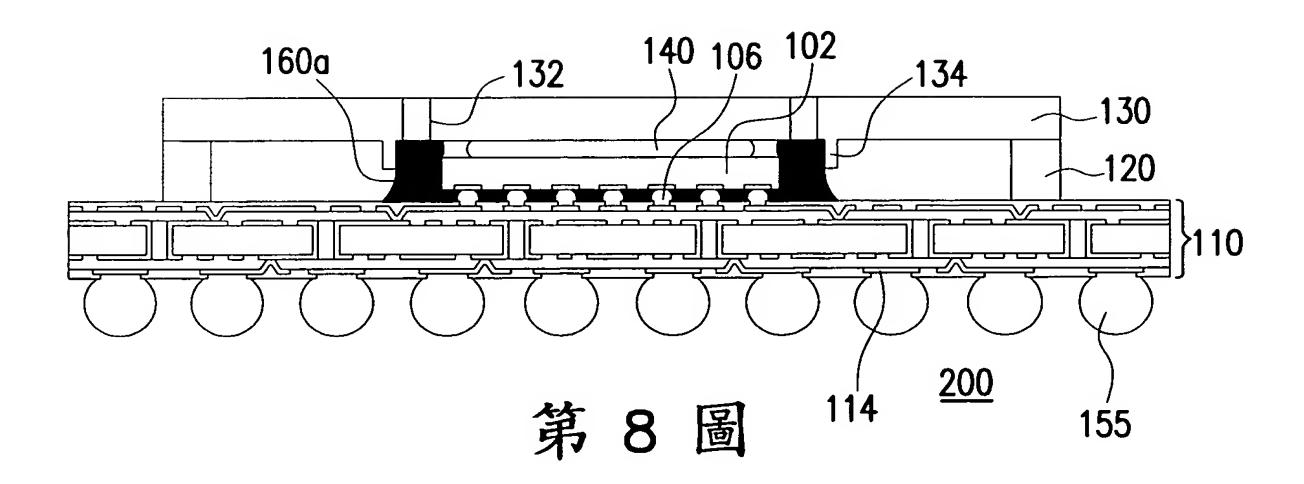


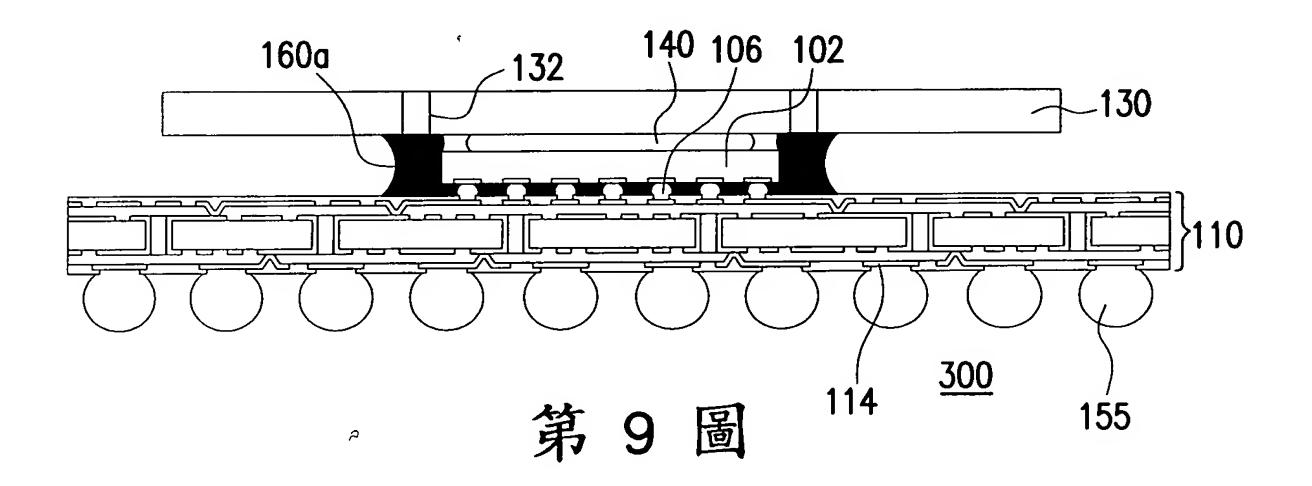


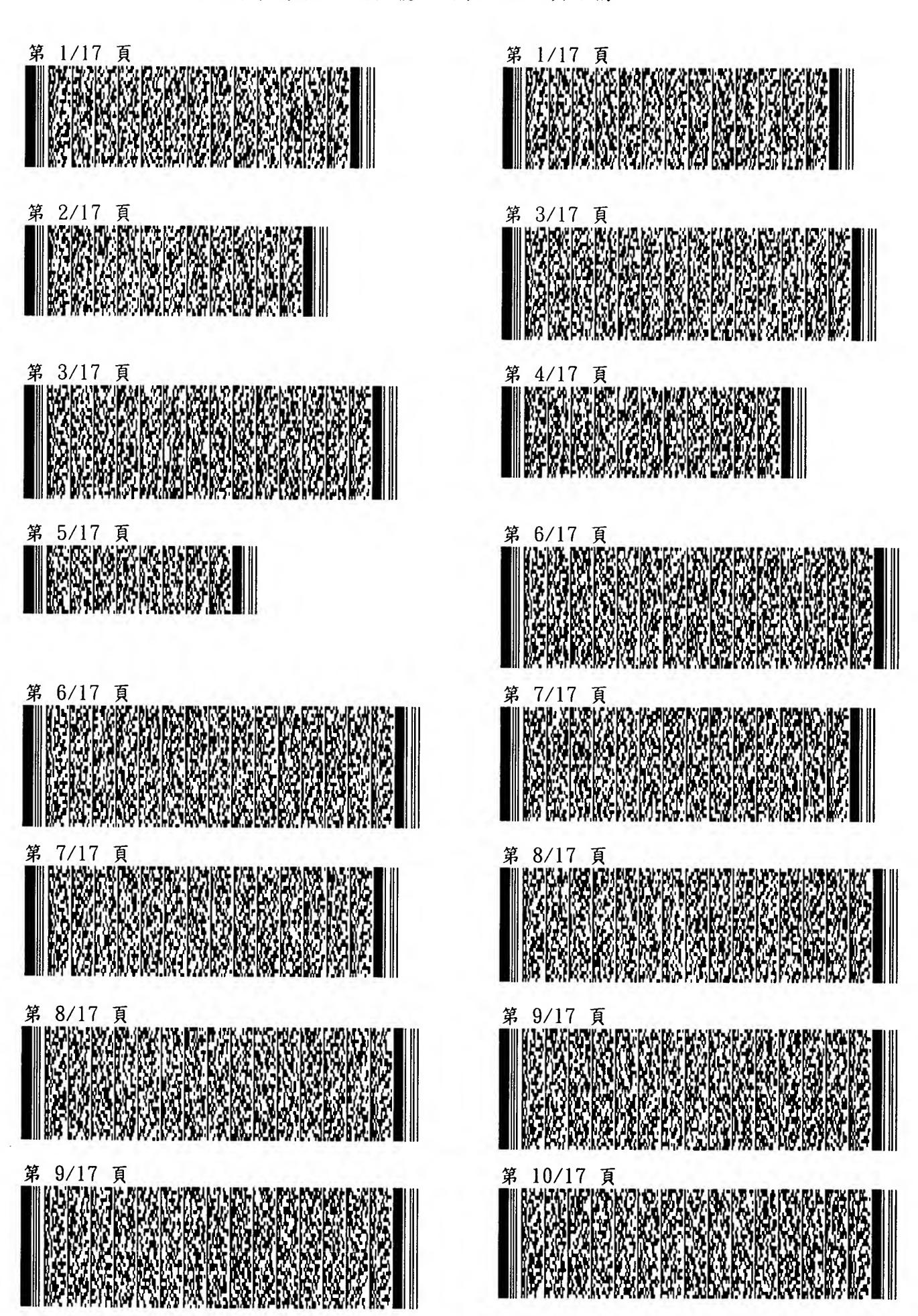


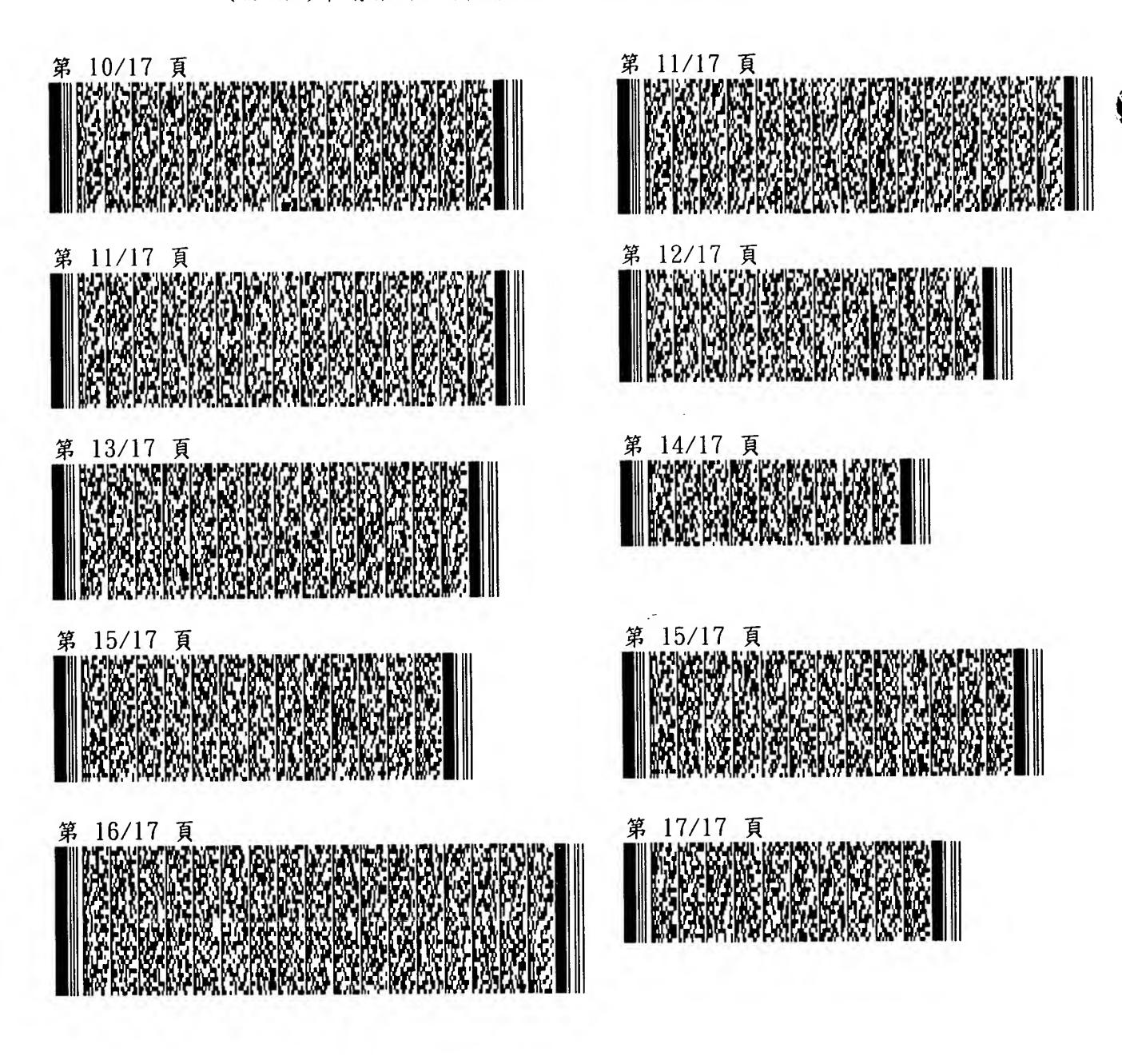


第 7 圖









This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:
□ BLACK BORDERS .
☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
COLOR OR BLACK AND WHITE PHOTOGRAPHS
GRAY SCALE DOCUMENTS
☐ LINES OR MARKS ON ORIGINAL DOCUMENT
☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.